

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of
Ming-Chun CHANG et al.
Application No.: Not Yet Assigned
Filed: November 20, 2003

Group Art Unit: Not Yet Assigned
Examiner: Not Yet Assigned

For: **APPARATUS FOR INHIBITING RING BACK EFFECT OF CIRCUIT AND METHOD THEREOF**

CLAIM TO PRIORITY UNDER 35 U.S.C. § 119

Assistant Commissioner of Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450

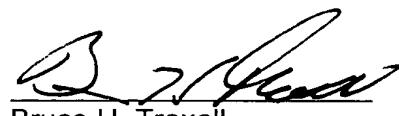
Sir:

Pursuant to the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55, Applicant claims the right of priority based upon **Taiwanese Application No. 091134246 filed November 26, 2002.**

A certified copy of Applicant's priority document is submitted herewith.

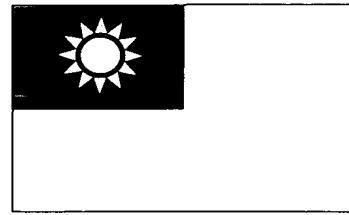
Respectfully submitted,

By:


Bruce H. Troxell
Reg. No. 26,592

TROXELL LAW OFFICE PLLC
5205 Leesburg Pike, Suite 1404
Falls Church, Virginia 22041
Telephone: (703) 575-2711
Telefax: (703) 575-2707

Date: November 20, 2003



91A-027US

910509.jcf

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，

其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder:

申 請 日：西元 2002 年 11 月 26 日

Application Date

申 請 案 號：091134246

Application No.

申 請 人：瑞昱半導體股份有限公司

Applicant(s)

局 長

Director General

蔡 緯 生

發文日期：西元 2003 年 8 月 13 日

Issué Date

發文字號：09220814300

Serial No.

91A-0277W

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	一種抑制電路中回響效應的方法與裝置
	英 文	
二、 發明人 (共4人)	姓 名 (中文)	1. 張名君 2. 金寶琳 3. 陳聖凱
	姓 名 (英文)	1. 2. 3.
	國 籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW 3. 中華民國 TW
	住居所 (中 文)	1. 嘉義市新興街47號 2. 花蓮縣秀林鄉富世村203之1號 3. 彰化縣社頭鄉中山路1段803巷1號
	住居所 (英 文)	1. 2. 3.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 瑞昱半導體股份有限公司
	名稱或 姓 名 (英文)	1.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹科學工業園區工業東九路2號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1.
	代表人 (中文)	1. 葉博任
	代表人 (英文)	1.



申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	
	英文	
二、 發明人 (共4人)	姓名 (中文)	4. 戴國霖
	姓名 (英文)	4.
	國籍 (中英文)	4. 中華民國 TW
	住居所 (中 文)	4. 新竹縣竹北市中華路1197號
	住居所 (英 文)	4.
三、 申請人 (共1人)	名稱或 姓名 (中文)	
	名稱或 姓名 (英文)	
	國籍 (中英文)	
	住居所 (營業所) (中 文)	
	住居所 (營業所) (英 文)	
	代表人 (中文)	
	代表人 (英文)	



四、中文發明摘要 (發明名稱：一種抑制電路中回響效應的方法與裝置)

一種抑制電路中回響效應的方法與裝置，將一輸入電流源分流成一小部分電流及一大部分電流，該小部分電流係補償該大部分電流所產生的震盪現象，以抑制回響效應；該裝置包括：一主電流組、一補償電流組以及一時間延遲器，其中，該主電流組與該補償電流組之比例由一分流係數決定。其中該主電流組包括有：一主電源、一主電路開關以及一主控制信號產生器；該補償電流組包括有一補償電源、一補償電路開關以及一補償控制信號產生器。

伍、(一)、本案代表圖為：第 圖三 圖

(二)、本案代表圖之元件代表符號簡單說明：

5-主電流組

50-主電源

500-主電流

陸、英文發明摘要 (發明名稱：)



四、中文發明摘要 (發明名稱：一種抑制電路中回響效應的方法與裝置)

51a、51-主電路開關

51a、51-主控制信號

58a、58b-主輸出電流

7-補償電流組

70-補償電源

700-補償電流

71a、71b-補償電路開關

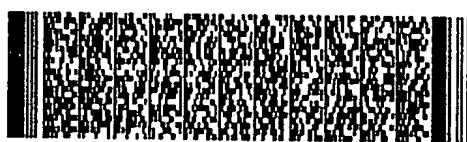
73a、73b-補償控制信號

78a、78b-補償輸出電流

8a、8b-輸出電流

9-下一級電路

五、英文發明摘要 (發明名稱：)



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優

二、主張專利法第二十五條之一第一項優先權：

申請案號：

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

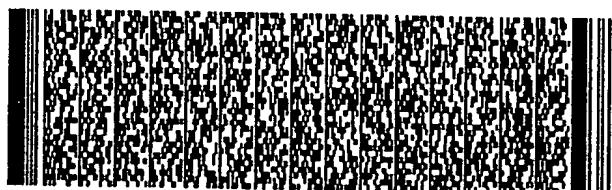
發明領域：

本發明是關於一種抑制電路中回響效應的方法。尤指一種利用在差動電流模式對 (differential current mode pair) 上，使電流源分流，讓小部分電流補償主電流所產生的震盪現象，以抑制回響效應的方法。

發明背景：

在電子電路中，含有放大器的設計電路相當的普遍，而利用差動對 (differential pair) 的放大器更是一種常見的放大器形式。差動對的應用有許多種形式，其中有一種是利用電流為輸入的差動電流模式對 (differential current mode pair)。這種模式的差動對目前在業界受到相當廣泛地應用。

請參照圖一，此為差動電流模式對之前處理裝置圖，利用一前處理裝置 1，使輸出電流 8a、8b 能在不同時間以差分形式輸入下一級電路 9。該前處理裝置 1 包括了一電流源 10，複數個電路開關 11a、11b 及一電路開關控制信號 13a、13b。然而，輸入下一級電路 9 的電流波形有以下幾點需要考慮。首先是上升時間 (rising time) 的問題：所謂的上升時間是指電流從一個準位到另一準位所花的時間，理論上希望上升時間為 0，也就是瞬間能夠達成，因為上升時間的快慢影響反應的快慢，特別是對一些要求快速精密的控制而言，更是希望儘量讓上升時間趨近於 0。其次是工作點的問題：工作點是指兩個差分信號波形的交



五、發明說明 (2)

會點，為了避免工作點過高或過低所造成的誤動作，工作點需以居中為宜。第三個問題是電路中回響效應 (ring back) 的問題。造成的原因有二：首先是所謂的電源彈升 (Power bouncing) 現象。電源彈升是指電路開關在開關的瞬間會有脈衝的產生，使得輸出電流 8a、8b 有隨著時間上下震盪的現象發生。當所產生的波動大於下一級電路 9 容許的範圍時，會使下一級電路 9 產生誤判的現象，影響正常的工作。其次就是電路受到電性的影響：差動對中兩個電路開關 11a、11b 的運作是一開一關地轉換，當兩個電路開關 11a、11b 同開的瞬間，暫態上電流無法進入下一級電路 9，而暫時在電路內停留，等到兩個電路開關 11a、11b 之一恢復為該關，使電路恢復導通的瞬間，停留在電路中的電流宣洩而出，使得下一級電路 9 之輸入電流突然增加的現象。這個現象會連帶使輸出電流的震盪現象變得更劇烈，嚴重影響下一級電路 9 正常的工作。請參照圖二，此即為電路中回響效應的現象。電流在暫態時會有上下震盪的情況發生也就是所謂 overshooting 及 undershooting。由圖二可見，輸出電流 8a、8b 因上下震盪的現象而有兩個相對高點：電流高點 21 與電流次高點 23，以及電流低點 22。這種現象即所謂電路中的回響效應。為了避免下一級電路 9 產生誤動作，業界通常會要求前處理裝置 1 要能使電流波形穩定平滑，也就是圖二中的點 21 與低點 22 的差 ΔI 儘可能的小。

目前工業界為了避免上述問題，並在其中求取平衡的

五、發明說明 (3)

作法是讓兩個電路開關 11a、11b不同時間動作，以避免兩電路開關 11a、11b同開的情況發生。舉例來說：當電路開關 11a要進行關的動作而 11b要進行開的動作時，會讓執行關動作的電路開關 11a先動作，等關的動作完成使電路導通後，另一個電路開關 11b執行開的動作。這樣的作法除了避免兩個電路開關 11a、11b同時開關所造成的突波衝擊，也可以避免兩個電路開關 11a、11b同開造成電源彈升的情況發生。但是，這樣的作法卻會讓上升時間變慢以及工作點偏低的缺點發生。為了根本解決這個問題，本案發明人經過一番潛心模擬與實驗，終於成功研發出本發明，針對這個問題予以有效的解決。

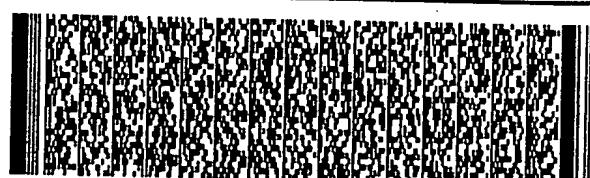
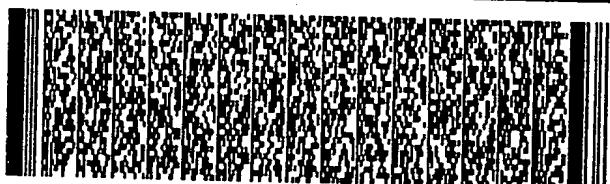
發明概述：

本發明的主要目的是提供一種抑制電路中回響效應的方法與裝置。尤指一種利用在差動電流模式對 (differential current mode pair) 上，使電流源分流，讓小部分電流補償主電流所產生的震盪現象，以抑制回響效應的方法。

本發明的次要目的是提供一種輸出波形之上升時間及工作點可依所需調整的抑制電路中回響效應的方法。

本發明的另一目的是提供一種改善下一級電路輸入波形，但總電流量及其他電路特性仍保持不變的抑制電路中回響效應方法。

為了達到上述目的，本發明提供一種方法，包括以下



五、發明說明 (4)

步驟：

Step1：找出最佳之一分流係數及一延遲時間；

Step2：依該分流係數將原電路修改成一主電流組及一補償電流組，其中該補償電流組依該延遲時間比該主電流組延遲輸入；

Step3：將該主電流組及該補償電流組之共同輸入至一下級電路；

以及一種裝置，包括有：

一主電流組，輸出至該下級電路，更包括有：

一主電源，產生一主電流輸入；

一主電路開關，連接該主電源，使電路因該主電路開關而開路或斷路；以及

一主控制信號產生器，依預定時間輸入一主控制信號至該主電路開關，以控制該主電路開關作用時間；

一補償電流組，與該主電流源組並聯，並共同輸出於該下級電路，更包括有：

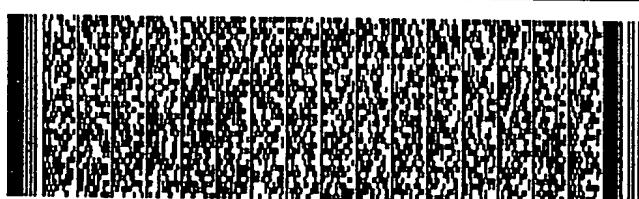
一補償電源，產生一補償電流輸入；

一補償電路開關，連接該補償電源，使電路因開關而開路或斷路；以及

一補償控制信號產生器，依預定時間輸入一補償控制信號至該補償電路開關，以控制該補償電路開關作用時間；

以及

一時間延遲器，使補償控制信號比該主控制信號延遲依



五、發明說明 (5)

一段時間輸入電路開關，利用這個時間差，讓該補償電流降低主電流的波動幅度，使得主電流及補償電流的相加值趨於一定值，藉此抑制回響現象；

其中，該主電流組之該主電流與該補償電流組之該補償電比例由一分流係數決定。

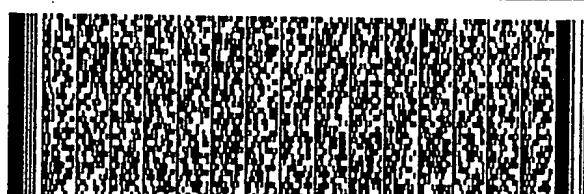
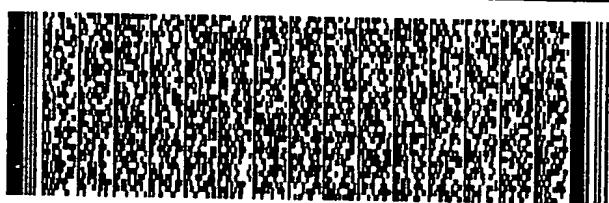
為使貴審查委員能對本發明之特徵、目的及功能有更進一步的認知與瞭解，茲配合圖式詳細說明如後：

發明的詳細說明：

由前述可知，當兩電路開關 11a、11b不同時作用時，以避免電源彈升的效應，但仍無法完全解決回響效應的影響。本案發明人據此，研發出一可徹底解決的方法。如前圖二所述，輸出電流 8a、8b產生的波動即所謂回響效應，由於在電流的暫態中，會有上下震盪

(overshooting、undershooting)的現象，使得電流本身會有波動的情況發生。而波動最主要的震幅就是前面三個震幅較大的點：電流高點 21、電流低點 22以及電流次高點 23所造成，因此只要減低這三個點的波動量，大致上就可抑制整個回響效應。本發明的作法，是利用一補償機制，給予主電流波形適當的補償，當主電流在電流高點 21及電流次高點 23時補償較少的電流，而在電流低點 22時補償較多的電流，使得輸出電流 8a、8b的波形變動保持在一定範圍內，以符合下一級電路 9的輸入要求。

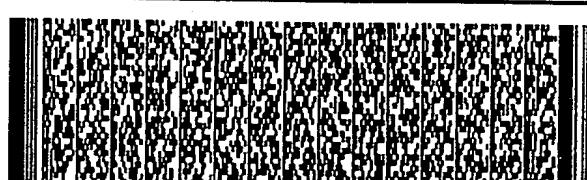
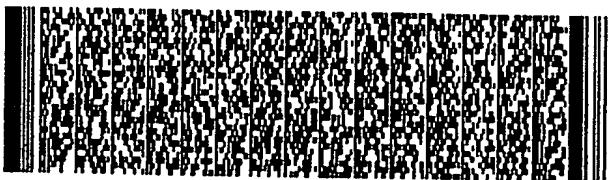
請參閱圖三，此為本發明之一實施例。由於下一級電



五、發明說明 (6)

路 9有輸入電流或電壓的限制，故必須維持總輸入電流或電壓不變，本發明的作法，就是利用原本的前處理裝置 1 輸入分成兩部分：一主電流組 5及一補償電流組 7。主電流組 5輸出至下一級電路 9。主電流組 5由以下所組成：一主電源 50，產生一主電流 500輸入。電流輸入的方法很多，比如說一個電流源或是一個電壓源串接一電阻，也可以是依附電流源或電壓源的形式。一主電路開關 51a及 51b，連接該主電源 50，使電路因該主電路開關 51a及 51b而開路或斷路。以及一主控制信號 53a及 53b，依預定時間由外界輸入至該主電路開關 51a及 51b，以控制該主電路開關 51a及 51b的作用時間。最後將主輸出電流 58a及 58b輸出主電流組。補償電流組 7跟主電流組 5構造相似，補償電流組 7與該主電流源組 5並聯，並共同輸出於下一級電路 9，補償電流 78b輸出主電流組 7由以下所組成：一補償電源 70，產生一補償電流 700輸入，其形式跟主電源 50一樣可為一個電流源或是一個電壓源串接一電阻，也可以是依附電流源或電壓源的形式。一補償電路開關 71a及 71b，連接該補償電源 70，使電路因補償電路開關 71a及 71b而開路或斷路；以及一補償控制信號 73a及 73b，由外界輸入至該補償電路開關 71a及 71b，以控制該補償電路開關 71a及 71b的作用時間，最後將主輸出電流 78a流組。主電流 500與補償電流 700相加後仍與原本的電流 10相等，也就是輸出電流 $8a = 58a + 78a$ 、 $8b = 58b + 78b$ 等於原來電流 10的總量。

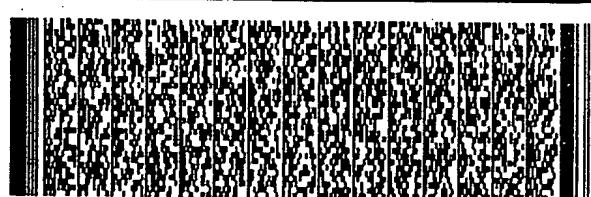
由於本實施例左右對稱，為簡化敘述，將以敘述主電



五、發明說明 (7)

流組 5及補償電流組 7的左半電路也就是標號尾帶有 a的電路為主。本發明設計原理是讓一特定量的補償電流 700遲延一段時間進入，使其所產生的回響效應剛好可以補償主電流 500的回響效應。由於主電流組 5及補償電流組 7的電路相似，所以上升時間也相似。輸入的時間點大概在主電流 500到達電流高點 21時候，輸入補償電流 700，由於補償電流 700小於主電流 500，所引起的回響效應也就相對較小，利用這個特性，來當作主電流 500的補償。也就是說，當主電流 500到達電流高點 21時候，輸入補償電流 700，此時主電流 500開始下降，而輸入補償電流 700開始上升，正好可以補償主電流 500的缺口。當補償電流 500來到其電流高點 21的時候，可以補償主電流 500在電流低點 22的狀況。當補償電流 700開始因下震盪而在電流低點 22時，此時主電流 500升高至電流次高點 23，也符合高電流補償小的特性，使得主輸出電流 58a與補償輸出電流 78a的加總值幾乎不變。這個方法除了在補償電流 700輸入前的極短暫時間外，輸出至下一級電路 9的總輸出電流 8a、8b可以說是不變的，而且兩者如此搭配正好抵銷回響效應的影響，使輸出波形平滑，而達到抑制回響現象的目的。

本發明的首先要解決的問題是如何定義主電流 500與補償電流 700之間的比例。這個是一個重要的參數。原因是如果將主電流 500與補償電流 700的比例取得過大或過小，則補償電流 700就會超過或不足所需補償值，不只會使補償效果大打折扣，甚至無法達到補償的效果。將輸出



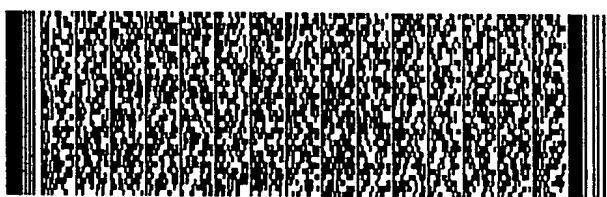
五、發明說明 (8)

電流 $8a$ 、 $8b$ 為 1來說，此時的補償電流 700分量為 $1/A$ ，主電流分量為 $A-1/A$ ，依據電路模擬所得的結果， A 值約在 15~20之間。也就是說補償電流 700約為主電流 500的 5%~6.7%左右，所產生補償的效果最好。

第二個問題是：該延遲多久時間才輸入補償電流 700較好？由於本發明是利用時間差來補償主電流 500，故輸入的時間非常重要。如果輸入時間不對，非但沒有補償的效果，還會使回響效應更嚴重。該延遲多久時間與電路配置及各電路元件相關，大致上的時間點是在主電流 500到達電流高點 21時，輸入該補償電流 700。以本實施例的為例，經實驗結果，補償電流 700在比主電流 500晚 0.8奈秒時，補償效果最佳。

請參閱圖四 A、圖四 B及圖四 C，此為本發明於輸出側電流示意圖。A、B、C三個圖橫軸都是時間，圖四 A為主輸出電流 $58a$ 的電流波形圖，圖四 B為補償輸出電流 $78a$ 的電流波形圖，圖四 C為主輸出電流 $58a$ 及補償輸出電流 $78a$ 電流值加總後之輸出電流 $8a$ 。由圖五 C可以看到，利用本發明之原理以及補償原則：高電流時補少，低電流時補償多的特性，確實可以將波形震盪的幅度降低。

請參閱圖五 A、圖五 B及圖五 C。圖五 A為理想中進入下一級電路 9之電流波形示意圖，圖五 B為傳統技術所產生之電流波形示意圖；圖五 C為利用本發明之電流波形示意圖。將圖五 C與圖五 B作一比較，明顯可見波形的波動的幅度變小了，甚至可以說已經是非常的平順，跟圖五 A比起

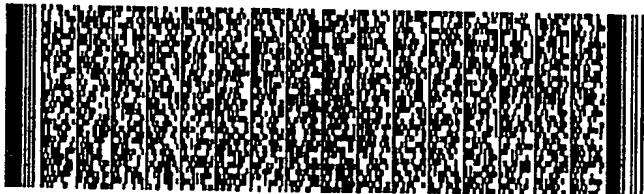


五、發明說明 (9)

來，幾乎可以說是相當接近。除了可以降低下一級電路 9 誤動作的可能性外，更可見本發明的進步性。

利用本發明，由於回響效應明顯受到抑制，使得在發明背景中所述必須考慮的三個問題得到簡化，也就是只要考慮上升時間和工作點即可，所以在電路設計上可以得到有較大的自由度，連帶使電路的輸出品值得到提升。

唯以上所述者，僅為本發明之較佳實施例，當不能以之限制本發明的範圍。即大凡依本發明申請專利範圍所做之均等變化及修飾，仍將不失本發明之要義所在，亦不脫離本發明之精神和範圍，故都應視為本發明的進一步實施狀況。



圖式簡單說明

圖式之簡要說明：

圖一係為差動電流模式對之前處理裝置圖

圖二係為電路中回響效應的現象

圖三係為本發明之一實施例

圖四 A、圖四 B及圖四 C係為本發明輸出側示意圖

圖五 A係為理想中進入下一級電路之電流波形示意圖

圖五 B係為傳統技術所產生之電流波形示意圖

圖五 C係為利用本發明之電流波形示意圖。

圖號說明：

1-前處理裝置

10-電流源

11a、11b-電路開關

13a、13b-控制信號

21-高點電流

22-低點電流

23-次高點電流

5-主電流組

50-主電源

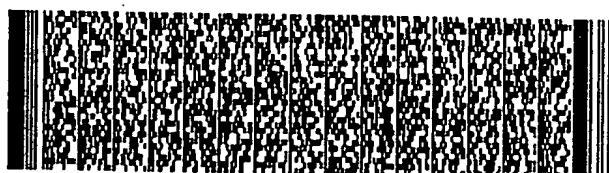
500-主電流

51a、51-主電路開關

51a、51-主控制信號

58a、58b-主輸出電流

7-補償電流組



圖式簡單說明

70-補償電源

700-補償電流

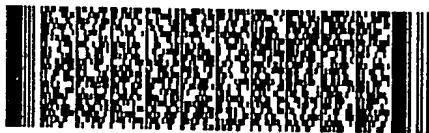
71a、71b-補償電路開關

73a、73b-補償控制信號

78a、78b-補償輸出電流

8a、8b-輸出電流

9-下一級電路



六、申請專利範圍

1. 一種抑制電路中回響效應的方法，將一輸入電流源分流成一小部分電流及一大部分電流，該小部分電流係補償該大部分電流所產生的震盪現象，以抑制回響效應，該方法包括以下步驟：

- a：找出一最佳分流係數及一最佳延遲時間；
- b：依該分流係數將原電路修改成一主電流組及一補償電流組；其中該補償電流組依該延遲時間比主電流組延遲輸入；
- c：將該主電流組及該補償電流組之共同輸入至下一級電路；

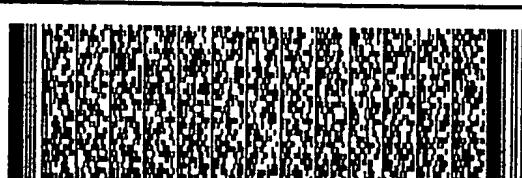
其中，該下一級電路所輸入總電流量及其他電路特性則仍保持不變。

2. 如申請專利範圍第1項所述之方法，其中該主電流組，更包括有：

- 一主電源，產生一主電流輸入；
- 一主電路開關，連接該主電源，使電路因該主電路開關而開路或斷路；以及
- 一主控制信號，依預定時間輸入至該主電路開關，以控制該主電路開關作用時間。

如申請專利範圍第1項所述之方法，其中該補償電流組與該主電流源組並聯且共同輸入至該下一級電路，該補償電流組更包括有：

- 一補償電源，產生一補償電流輸入；
- 一補償電路開關，連接該補償電源，使電路因開關而開

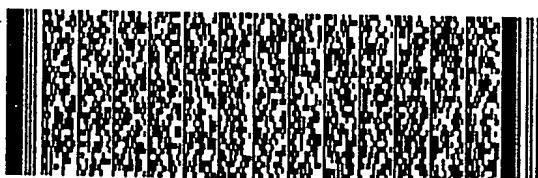


六、申請專利範圍

路或斷路；以及

一補償控制信號，輸入並控制至該補償電路開關的信號。

- 4.如申請專利範圍第1項所述之方法，其中該主電源與該補償電源可為一電流源及一電壓源之一者。
- 5.如申請專利範圍第4項所述之方法，其中該主電源與該補償電源可為一獨立電源 (independent source)及一依附電源 (dependent source)之一者。
- 6.如申請專利範圍第1項所述之方法，其中該延遲時間為該補償控制信號比該主控制信號延遲輸入電路的時間差，藉此該補償電流降低主電流的波動幅度，使得主電流及補償電流的相加值趨於一定值，使波形穩定，抑制回響現象。
- 7.如申請專利範圍第1項所述之方法，其中該分流係數係決定該補償電流以及該主電流比例。
- 8.如申請專利範圍第1項所述之方法，其中該主電路開關及該補償電路開關為係以電晶體實現之。
- 9.一種抑制電路中回響效應的裝置，包括有：
一主電流組，輸出至該下一級電路，更包括有：
一主電源，產生一主電流輸入；
一主電路開關，連接該主電源，使電路因該主電路開關而開路或斷路；以及
一主控制信號產生器，依預定時間輸入一主控制信號至該主電路開關，以控制該主電路開關作用時間；



六、申請專利範圍

一補償電流組，與該主電流源組並聯，並共同輸出於該下級電路，更包括有：

一補償電源，產生一補償電流輸入；

一補償電路開關，連接該補償電源，使電路因開關而開路或斷路；以及

一補償控制信號產生器，依預定時間輸入一補償控制信號至該補償電路開關，以控制該補償電路開關作用時間；

以及

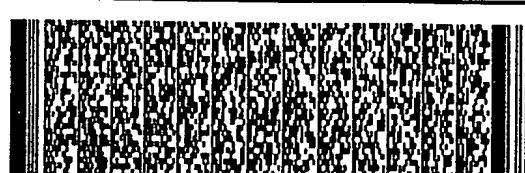
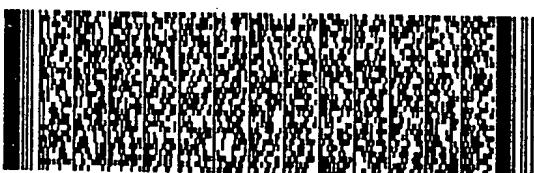
一時間延遲器，使補償控制信號比該主控制信號延遲依一段時間輸入電路開關，利用這個時間差，讓該補償電流降低主電流的波動幅度，使得主電流及補償電流的相加值趨於一定值，藉此抑制回響現象；

其中，該主電流組之該主電流與該補償電流組之該補償電比例由一分流係數決定。

10.如申請專利範圍第9所述之裝置，其中該主電源與該補償電源可為一電流源及一電壓源之一者。

11.如申請專利範圍第10所述之裝置，其中該主電源與該補償電源可為一獨立電源(independent source)及一依附電源(dependent source)之一者。

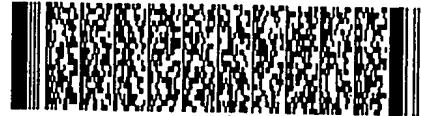
12.如申請專利範圍第9所述之裝置，其中該主電路開關及該補償電路開關為係以電晶體實現之。



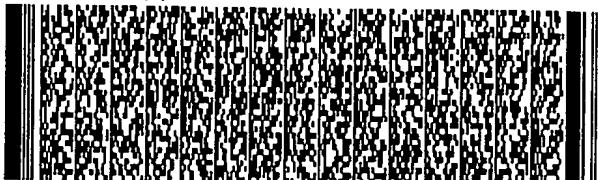
第 1/19 頁



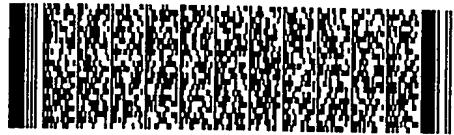
第 2/19 頁



第 3/19 頁



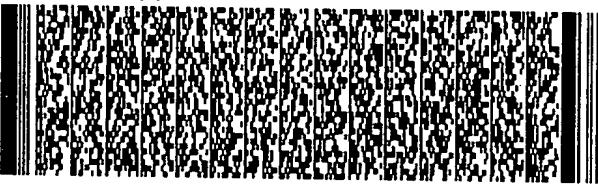
第 4/19 頁



第 5/19 頁



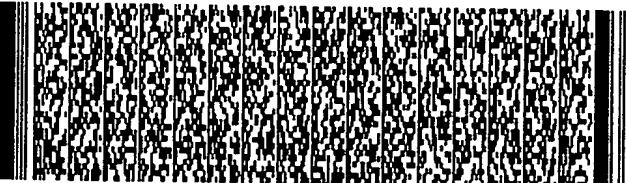
第 6/19 頁



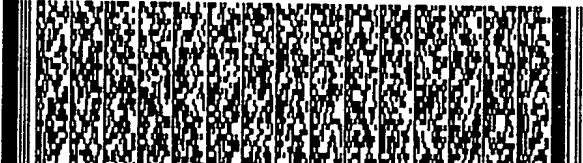
第 7/19 頁



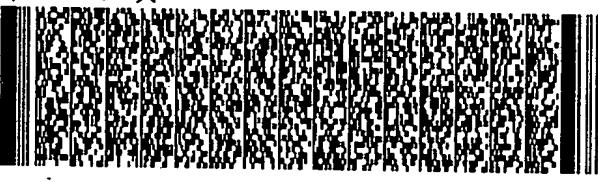
第 7/19 頁



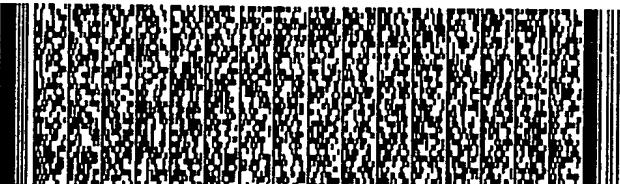
第 8/19 頁



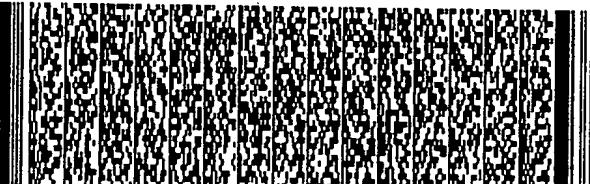
第 8/19 頁



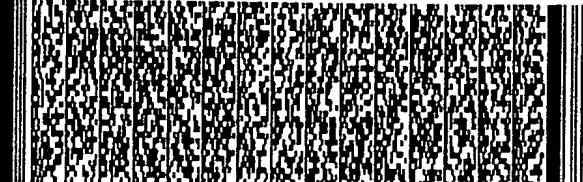
第 9/19 頁



第 10/19 頁



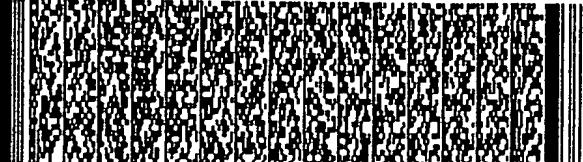
第 10/19 頁



第 11/19 頁

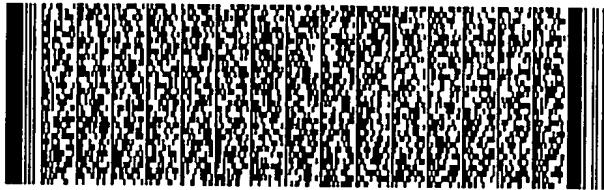


第 11/19 頁

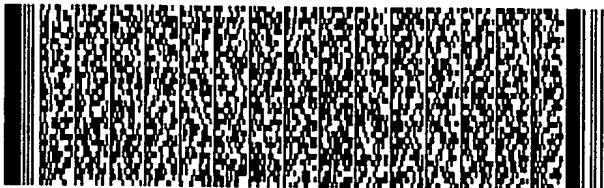


申請案件名稱:一種抑制電路中回響效應的方法與裝置

第 12/19 頁



第 13/19 頁



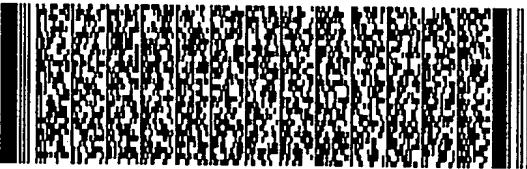
第 14/19 頁



第 16/19 頁



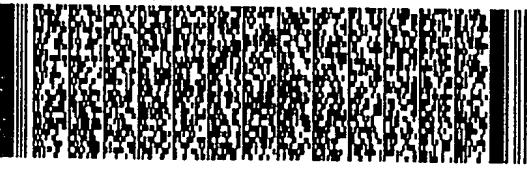
第 17/19 頁



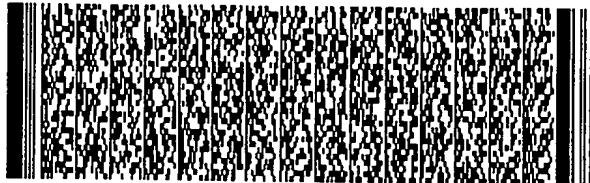
第 18/19 頁



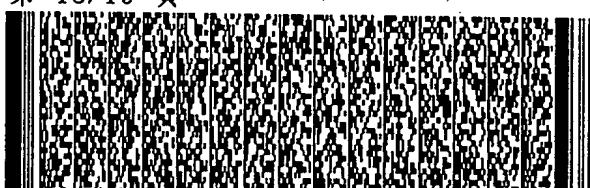
第 19/19 頁



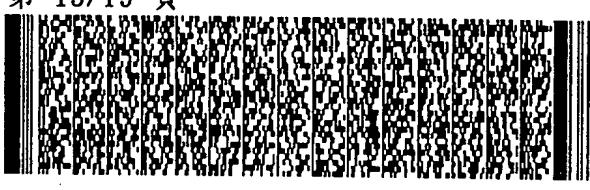
第 12/19 頁



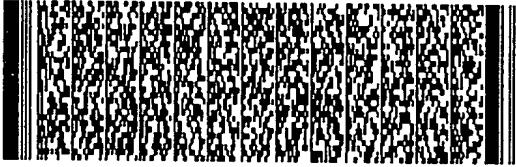
第 13/19 頁



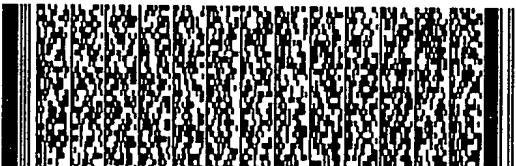
第 15/19 頁



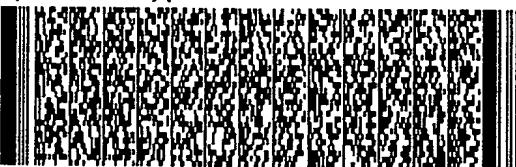
第 17/19 頁



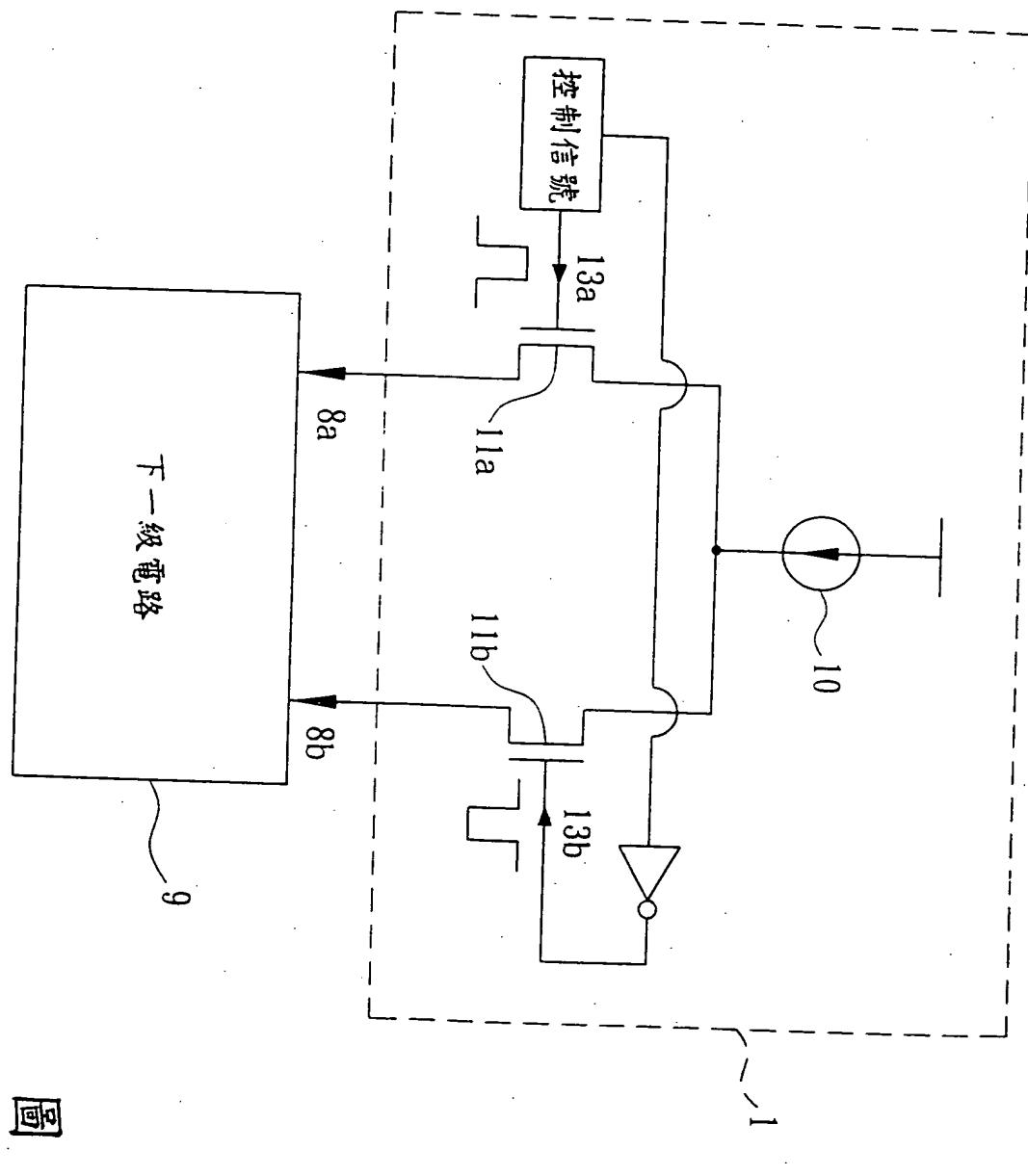
第 18/19 頁



第 19/19 頁

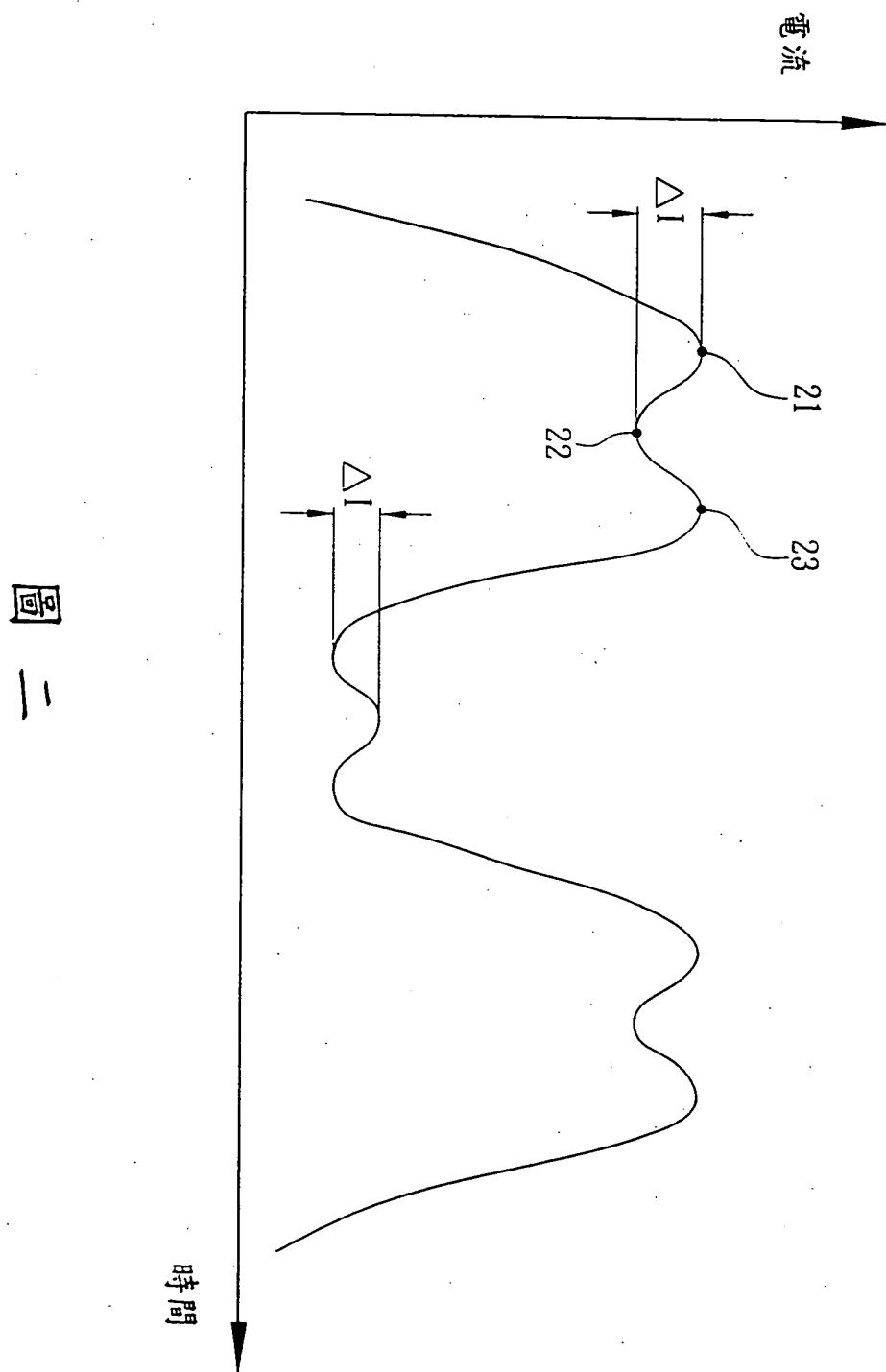


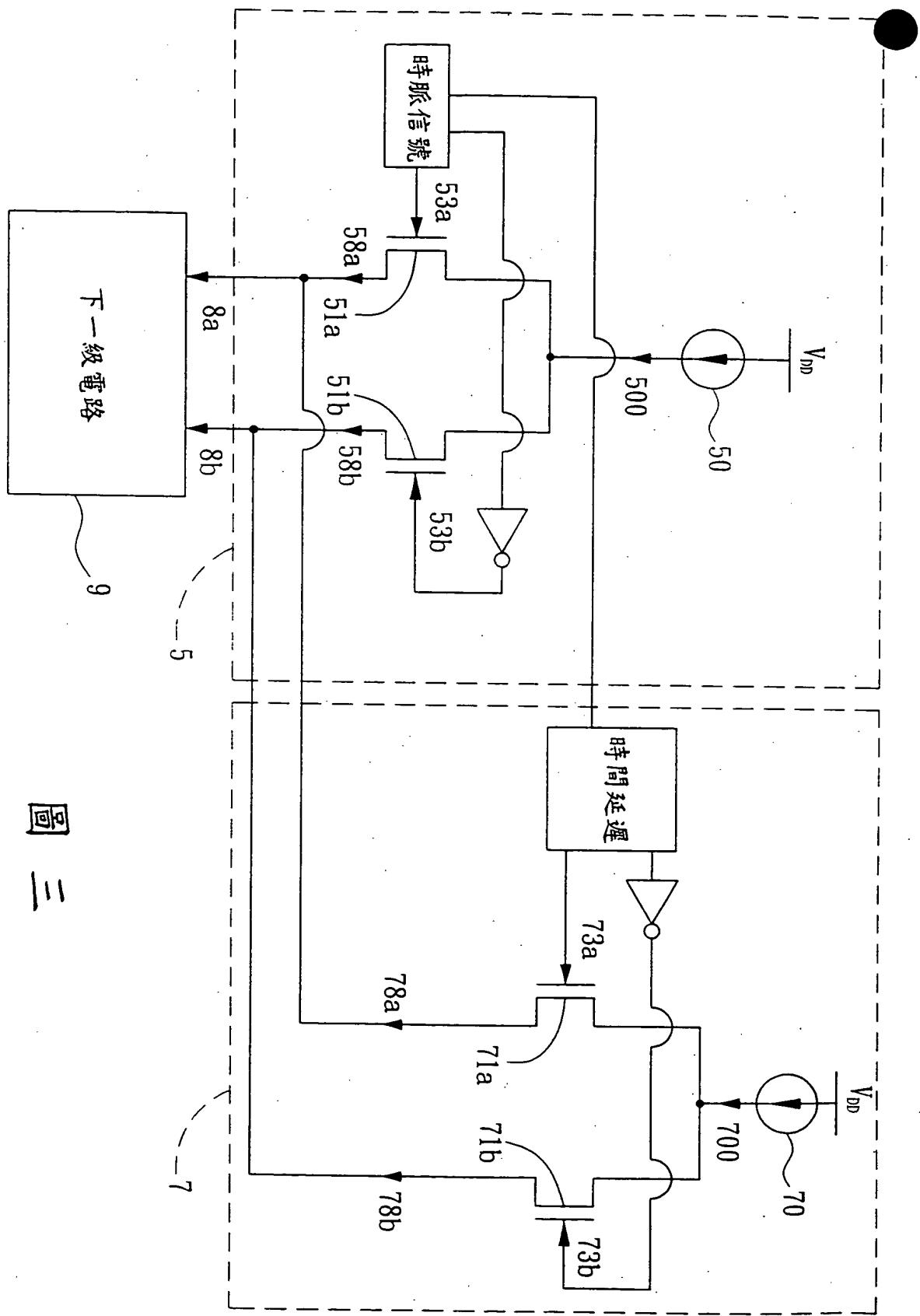
BEST AVAILABLE COPY



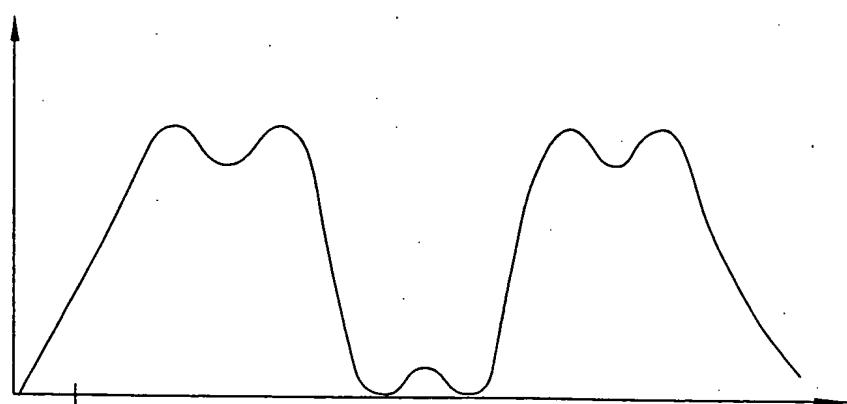
圖

一

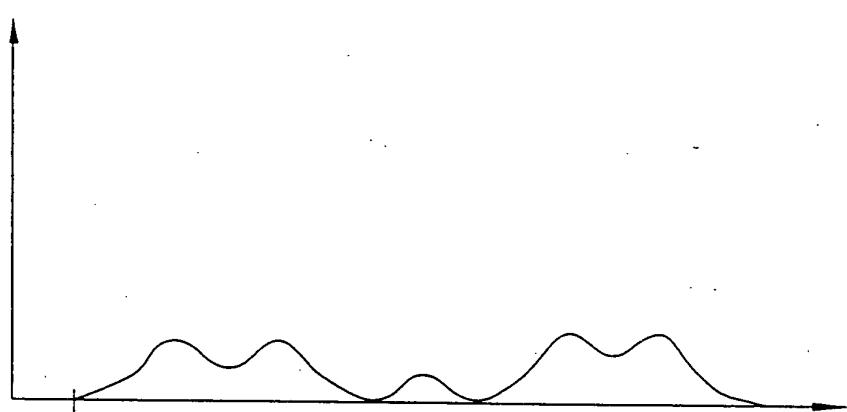




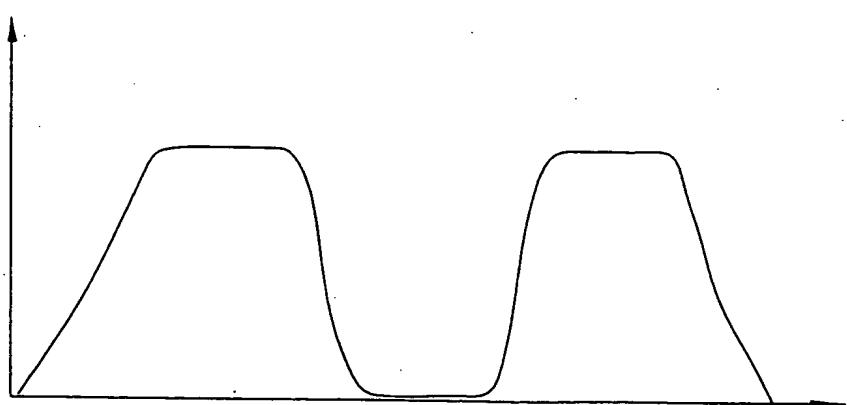
圖三



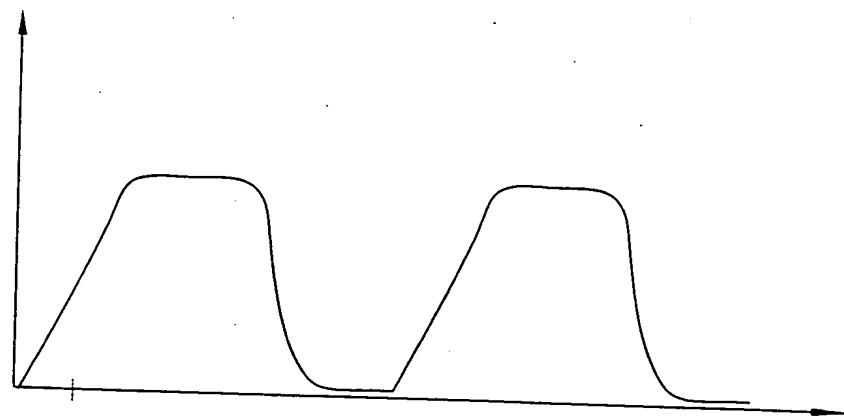
圖四A



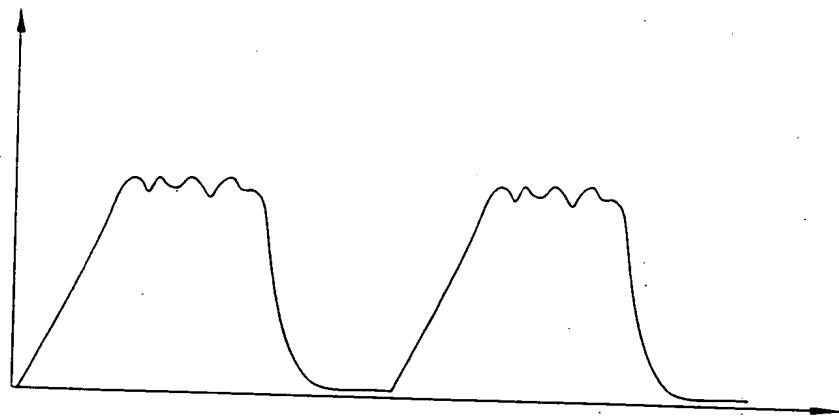
圖四B



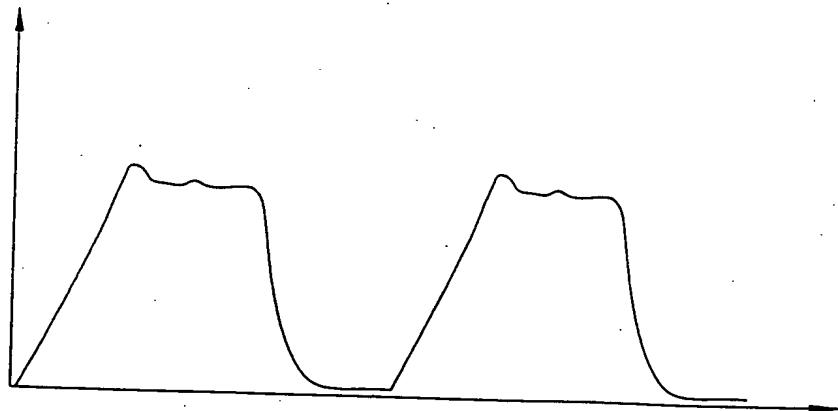
圖四C



圖五 A



圖五 B



圖五 C